

2012年2月2日

アナログ検定2011

問題解説および結果

担当
群馬大学
山越芳樹、遠坂俊昭

アナログ検定2011

アナログ検定2011 を実施します！！

アナログ回路技術は、デジタルシステムを活かすための重要な技術です。アナログ技術を極め自分の強みとするには、半導体、回路、評価、シミュレーションなど多くの知識の融合が求められます。

そこで、群馬県アナログ関連企業連絡協議会では、アナログ技術に対する理解度を測る「アナログ検定2011」を実施します。この検定は、「平成23年度群馬アナログフォーラム」の開催に合わせ実施するもので、今回が初めての試みです。

基礎技術の復習、今後の能力開発の指標として、是非この機会をご活用ください。

**日時:2012年2月2日(木) 10:15 集合
10:30 開始 11:30 終了**

※検定終了後、設問に対する解説を行います(11:30~12:15)。

会場:群馬産業技術センター 2階研修室

出題内容・形式:

アナログ回路基礎に関する設問(約30問)を五者択一方式で解答

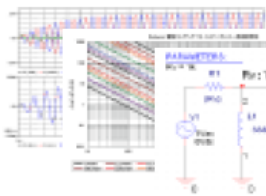
※詳しい出題範囲は、ホームページをご覧ください。

検定料:無料 定員:50名 受検資格:特になし 申込方法:裏面に記載

当日の持ち物:鉛筆またはシャープペンシル、消しゴム

その他:

- ・検定結果は、後日、申込者にメールでお送りいたします。
- ・結果は点数にてお示しいたします。合格等の判定は行いません。



ホームページはこちら↓

<http://www.pref.gunma.jp/06/g1610059.html>

アナログポータル 検索

出題範囲の詳細、WEB申込、アナログフォーラムの詳細 など

主催:群馬県アナログ関連企業連絡協議会 共催:国立大学法人群馬大学

問い合わせ先:群馬県アナログ関連企業連絡協議会事務局

(群馬県産業経済部工業振興課技術人材係)

TEL 027-226-3354 FAX 027-221-3191

自己の能力を評価する制度がない
アナログ技術に対して、群馬県アナログ
関連企業連絡協議会主催で実施

技術項目

1. アナログ回路基礎

- 1.1 オームの法則とキルヒホフの法則
- 1.2 複素インピーダンス・ボーデ(Bode)線図とLCR回路の周波数特性、過渡特性
- 1.3 半導体デバイスの概要と半導体デバイスを用いた基本増幅回路

2. OPアンプ基本回路

- 2.1 OPアンプの基本特性と基本回路
- 2.2 OPアンプ回路の実践
(電源、サミングポイント、利得調整、発振対策、電流帰還型OPアンプ)

3. アクティブ・フィルタの設計

- 3.1 各種アクティブ・フィルタ回路の特性と設計法
- 3.2 特殊なアクティブ・フィルタ (カスケードBPF、BPFを使用したBEF)

4. 負帰還回路技術

- 4.1 負帰還回路の特徴、安定性とその評価
- 4.2 負帰還回路の安定化 (PLL発振回路、多段増幅回路、応答特性改善)

5. 負帰還回路の設計法

- 5.1 CR回路およびOPアンプ回路の利得・位相-周波数特性とその漸近線
- 5.2 非反転・反転増幅器とノイズゲイン
- 5.3 1次および2次の遅れ時定数をもつ回路に対する負帰還回路設計

6. 負帰還回路の応用

- 6.1 負帰還回路の応用 (微小信号検出回路・信号処理回路)
- 6.2 負帰還回路の応用(安定化電源回路・SWレギュレータ等)

7. SPICEシミュレーション

- 7.1 SPICEシミュレーションの解析基礎
- 7.2 SPICEシミュレーションによる周波数特性解析・時間応答解析
- 7.3 SPICEシミュレーションによるパラメトリック解析

8. パワーエレクトロニクス回路

- 8.1 各種スイッチング素子とその回路
- 8.2 電力変換用変調回路(PWM変調他)とそのシミュレーション
- 8.3 D級(スイッチング)パワーアンプ(デジタルアンプ)と安定化電源回路(スイッチング電源等)

出題範囲

- 電子回路のアナログ的な振る舞いを原理原則に立ち返って解明できる能力
- 部品の特性や限界を踏まえた上で部品の性能を最大限に引き出せる能力

⇒ 記憶した知識や計算でない、アナログ技術を使いこなすための基本的な知識や知見(ナレッジ)を問う問題

⇒ ボーデ線図などからシステムの特性を理解し、特性改善を行える基本的な知識を問う問題

- CADや回路シミュレーションツールの限界を知った上で、これらを駆使して設計ができる能力

⇒ CADソフトについての実践的知識を問う問題

- 計測器の特性と限界、測定上の課題を十分に理解した上で、計測器を用いて的確な評価が行える能力

⇒ 計測についての基本的知識を問う問題

基本的な問題に対しては、短時間でおおよその回答が得られる能力

アナログ検定2011(出題分野と講座との対応)

1. アナログ回路基礎	Q1, Q2, Q3, Q4, Q5, Q6, Q7, Q8, Q13	1章*
2. OPアンプ基本回路	Q9, Q10, Q11, Q12, Q16, Q17, Q18	2章*
3. アクティブ・フィルタの設計	Q14, Q15	3章*
4. 負帰還回路技術	Q13, Q19, Q20, Q21, Q22, Q23, Q24, Q25	4章*
5. 負帰還回路の設計法	Q16, Q24	5章*
6. 負帰還回路の応用	Q11, Q12	6章*
7. SPICEシミュレーション	Q26, Q27	7章*
8. パワーエレクトロニクス回路	Q28, Q29, Q30	パワーエレクトロニクス ナレッジ養成コース

(*)電子回路基礎ナレッジ養成コース

アナログ検定2011(出題問題I)

第一章アナログ回路基礎より出題

問5. 高い周波数で抵抗を使用するときの注意点として適切なものを選びなさい。

- (a) プリントパターンのベタグラウンドを広くとり、抵抗とグラウンドの浮遊容量を大きくする
- (b) プリントパターンのベタグラウンドを広くとり抵抗の浮遊インダクタンスを大きくする
- (c) 高抵抗値のときは浮遊インダクタンスの影響が大きいのでプリントパターンを短くする
- (d) 低抵抗値のときは浮遊インダクタンスの影響が大きいのでプリントパターンを短くする
- (e) 50Ω や75Ω の抵抗値のときはプリントパターンを太く短くする

正解(d)

○プリントパターンや抵抗のリード線の浮遊容量の影響を理解しているか

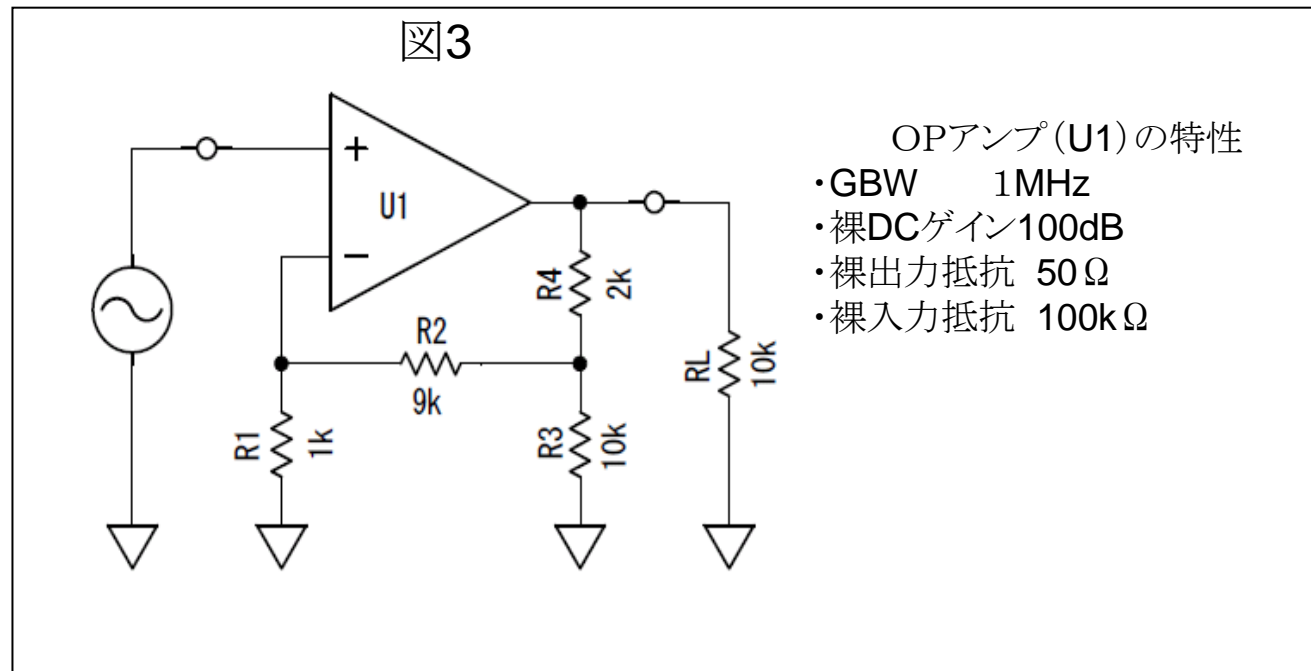
○どのような場合に影響が大きく出やすいか、単なる知識でなく原理原則に基づいて理解しているか

アナログ検定2011(出題問題II)

第2章 OPアンプ基本回路からの出題

問12. 図3の回路の100Hzにおける利得として、(a)~(e)の記述から適切なものを選び、記号で答えなさい。

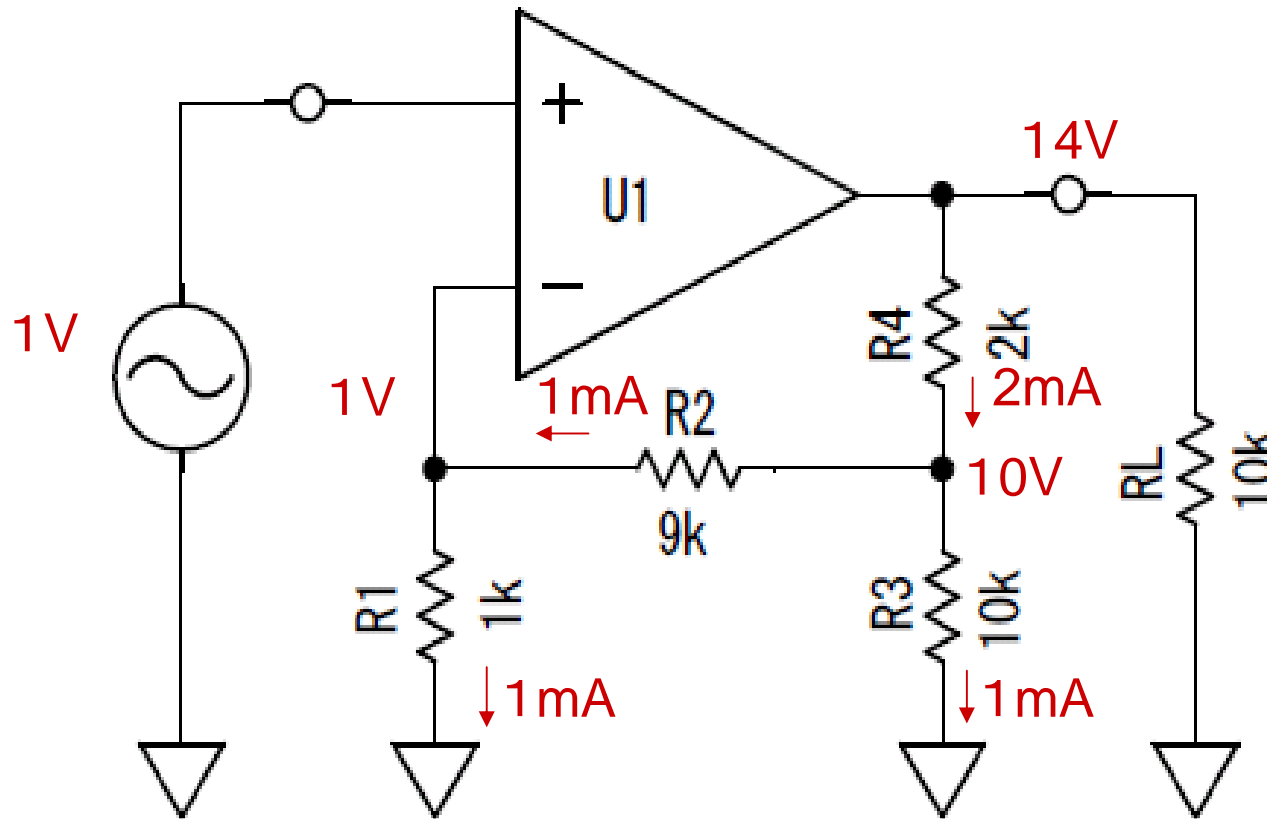
- (a) 8倍
- (b) 14倍
- (c) 21倍
- (d) 45倍
- (e) 50倍



正解(b)

OPアンプの基本的な特性であるバーチャルショートから回路の動作が導けるか？

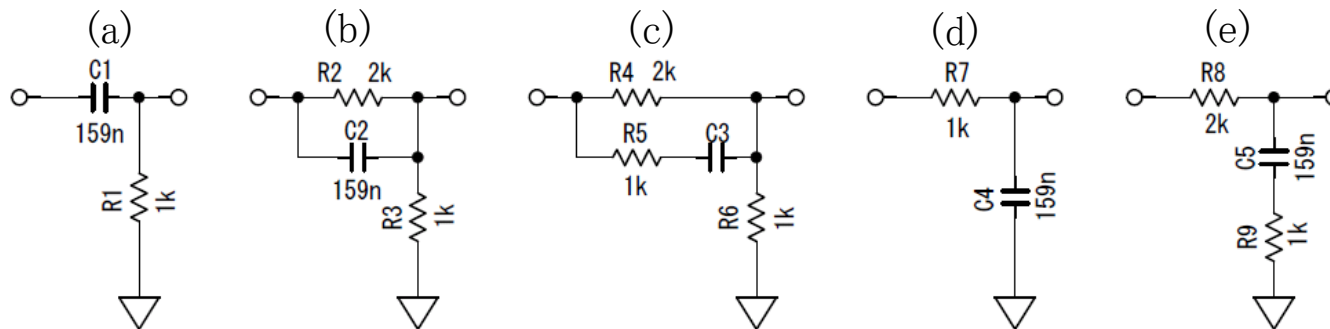
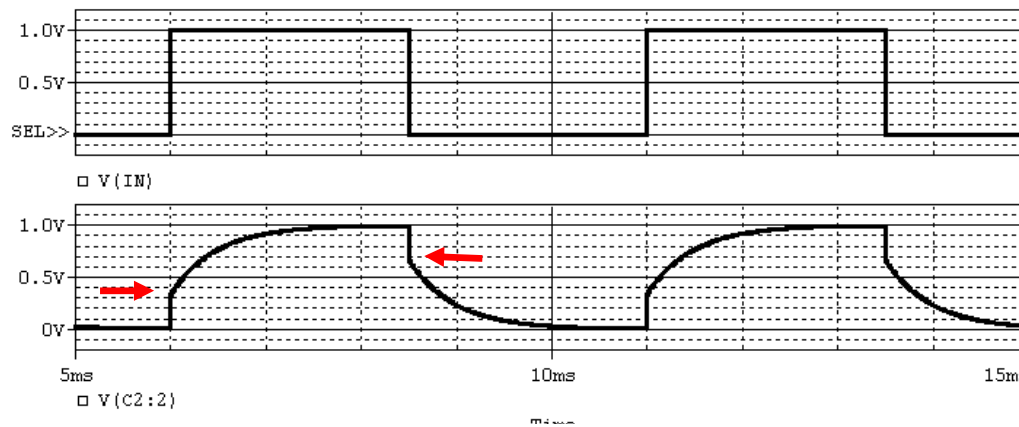
アナログ検定2011(出題問題II)



アナログ検定2011(出題問題III)

第一章アナログ回路基礎より出題

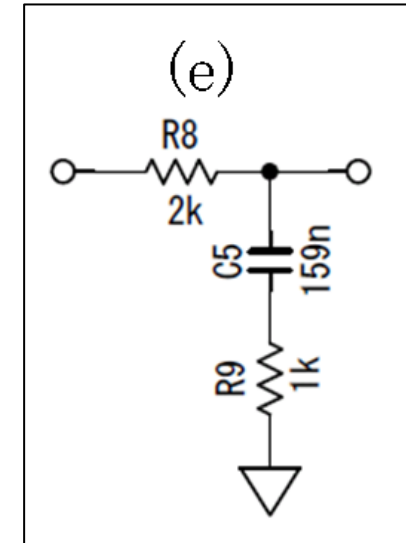
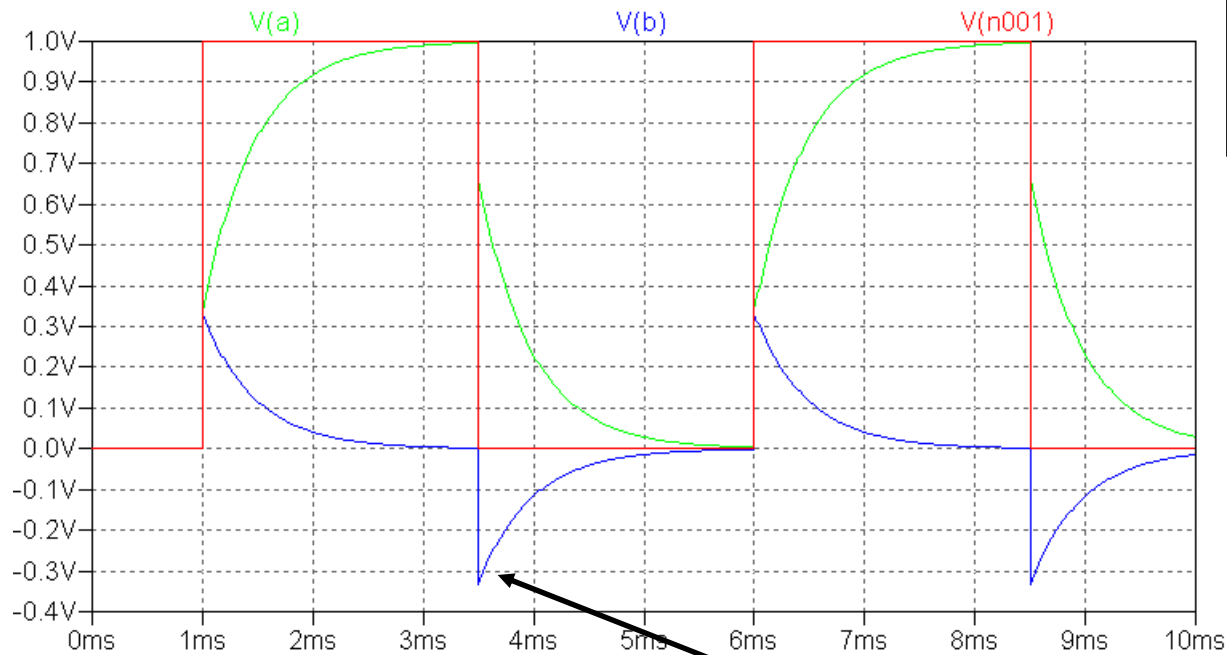
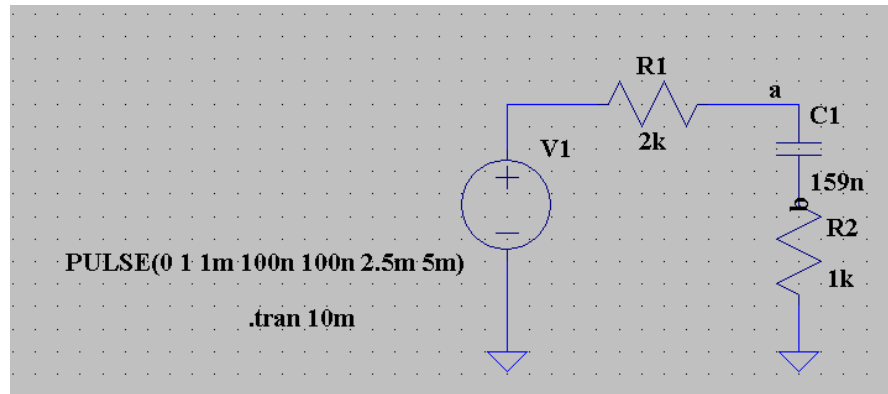
問13. 右図上の波形を入力したら右図下の波形が出力された。
この応答を示す回路は下記のいずれか。



正解(e)

○ 回路の過渡応答や周波数応答の概要が理解できているか。

アナログ検定2011(出題問題III)



↑
Cに電荷なし
R1R2で決まる初期電位からCにチャージ

Cに電荷、初期電位差1V
R1とR2で電荷をディスチャージ

アナログ検定2011(出題問題IV)

第2章 OPアンプ基本回路からの出題

問16. 図4はOPアンプのGain特性の周波数依存性を示している。この図において、ループ利得を示す記号はどれか、図中の(a)~(e)から適切なものを選び、記号で答えなさい。

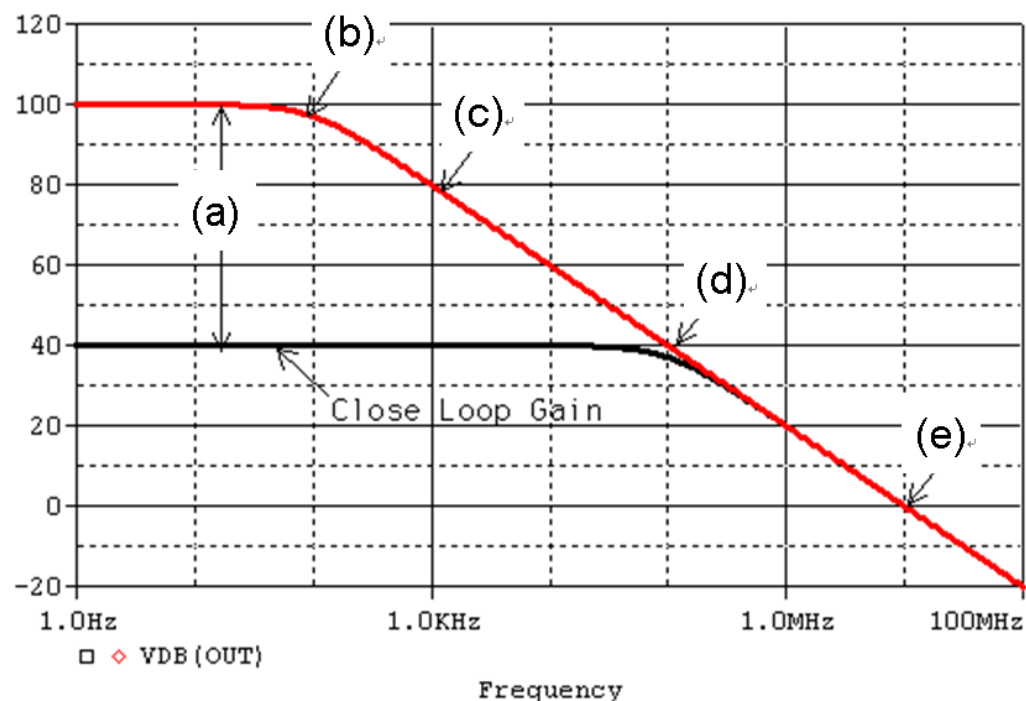
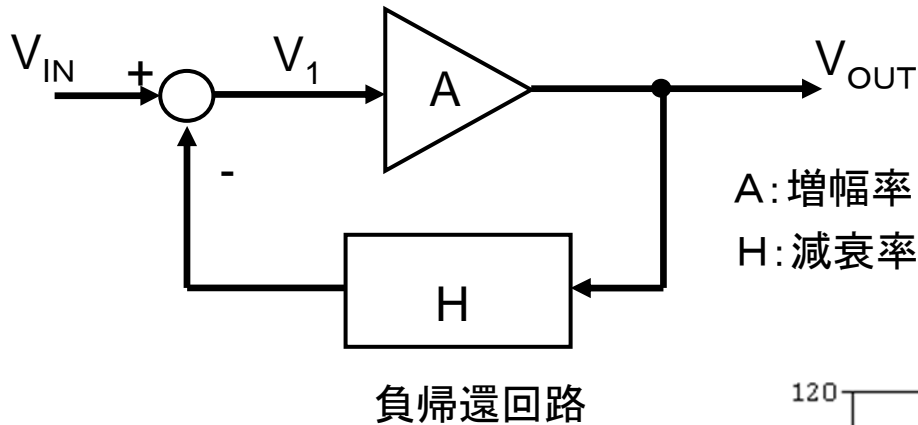


図 4

正解 (a) 実務で役立つ基本的知識が身についているか。

アナログ検定2011(出題問題IV)



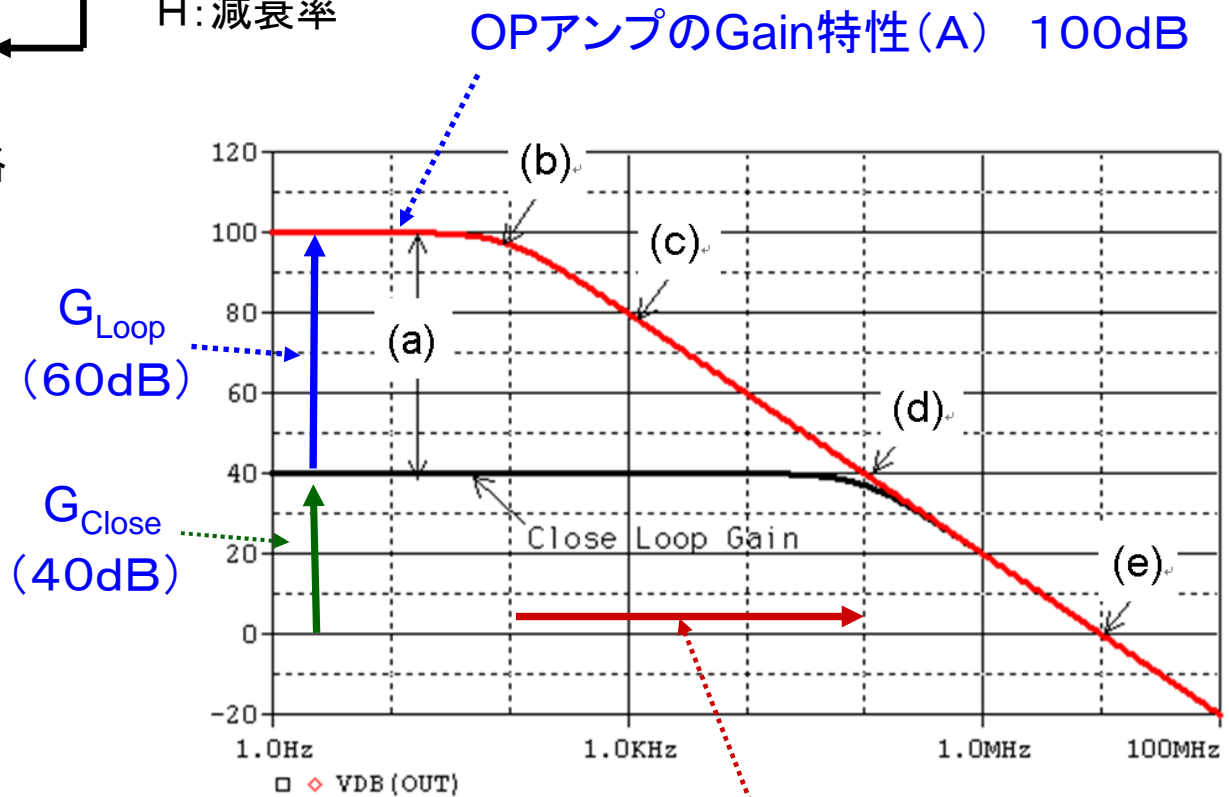
ループ利得: G_{Loop}

$$G_{Loop} = AH$$

閉ループ利得: G_{Close}

$$V_{OUT} = \frac{A}{1 + AH} V_{IN}$$

$$\Rightarrow G_{Close} = \frac{A}{1 + AH} \approx \frac{A}{G_{LOOP}}$$

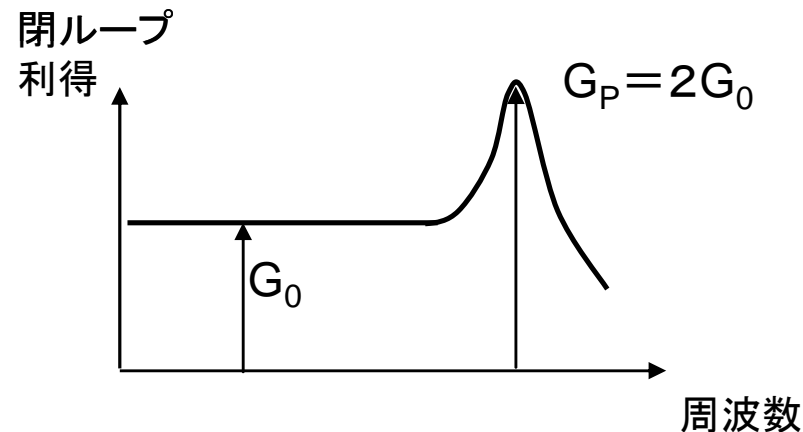


アナログ検定2011(出題問題V)

第4章 負帰還回路技術より出題

問25. ある負帰還増幅回路の閉ループ利得を測定したところ下図のようであった。この回路の位相余裕度の見積もりとして適切なものはどれか、(a)~(e)から選び、記号で答えなさい。

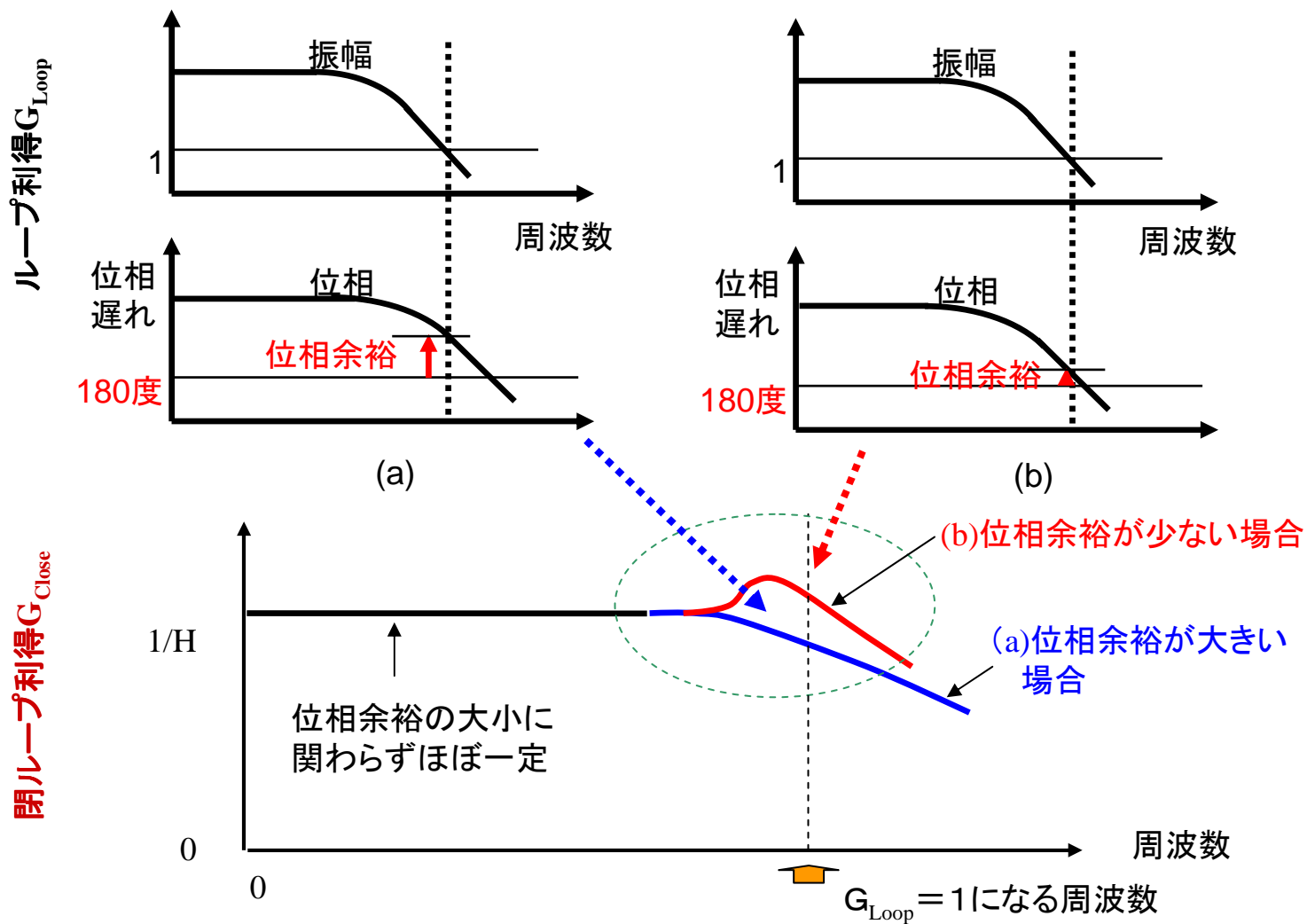
- (a) 90度 (b) 60度 (c) 30度 (d) 15度 (e) 0度



正解 (c)

○ 負帰還回路の安定性を閉ループ利得(仕上がり利得)から理解できるか

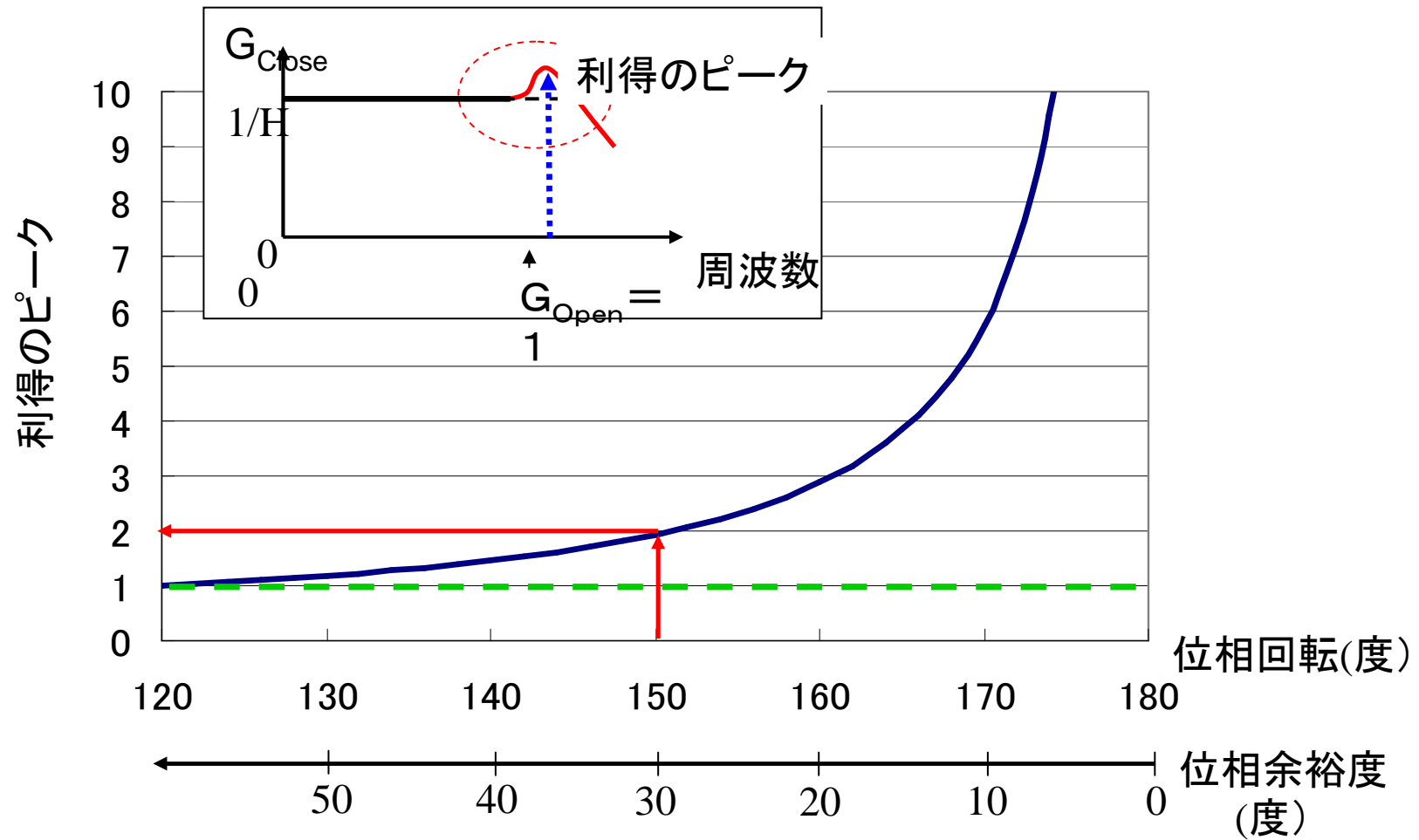
アナログ検定2011(出題問題V)



対応関係

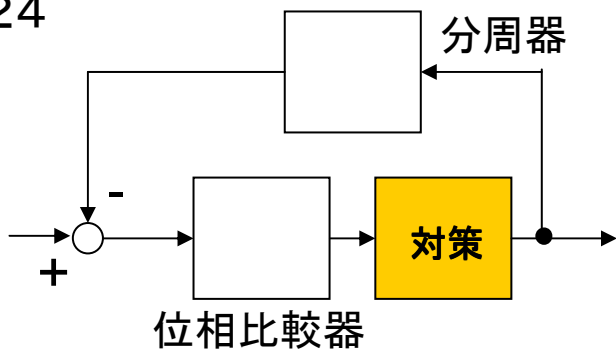
アナログ検定2011(出題問題V)

位相余裕度と閉ループゲインの利得ピーク



アナログ検定2011(出題問題VI)

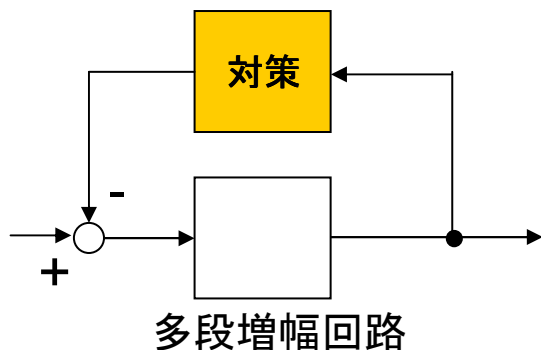
問24



事例1: PLL発振回路

○位相比較器が位相遅れ要素

⇒ ラグリードフィルタを導入

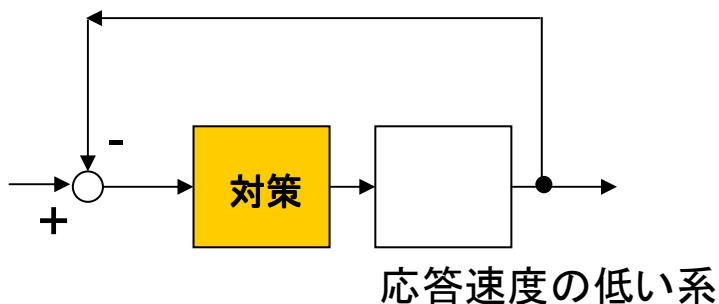


事例2: 多段増幅回路

○各増幅段の位相遅れが蓄積

⇒ 各段の利得、位相特性を管理

⇒ 位相進み要素を導入

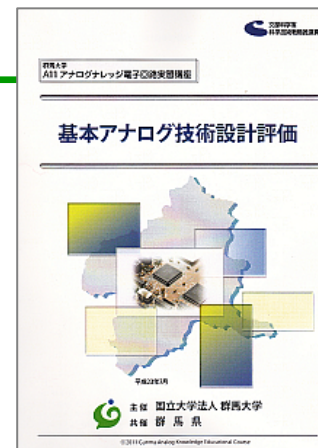


事例3: 誤差増幅器による応答特性の改善

○誤差増幅器が位相遅れ

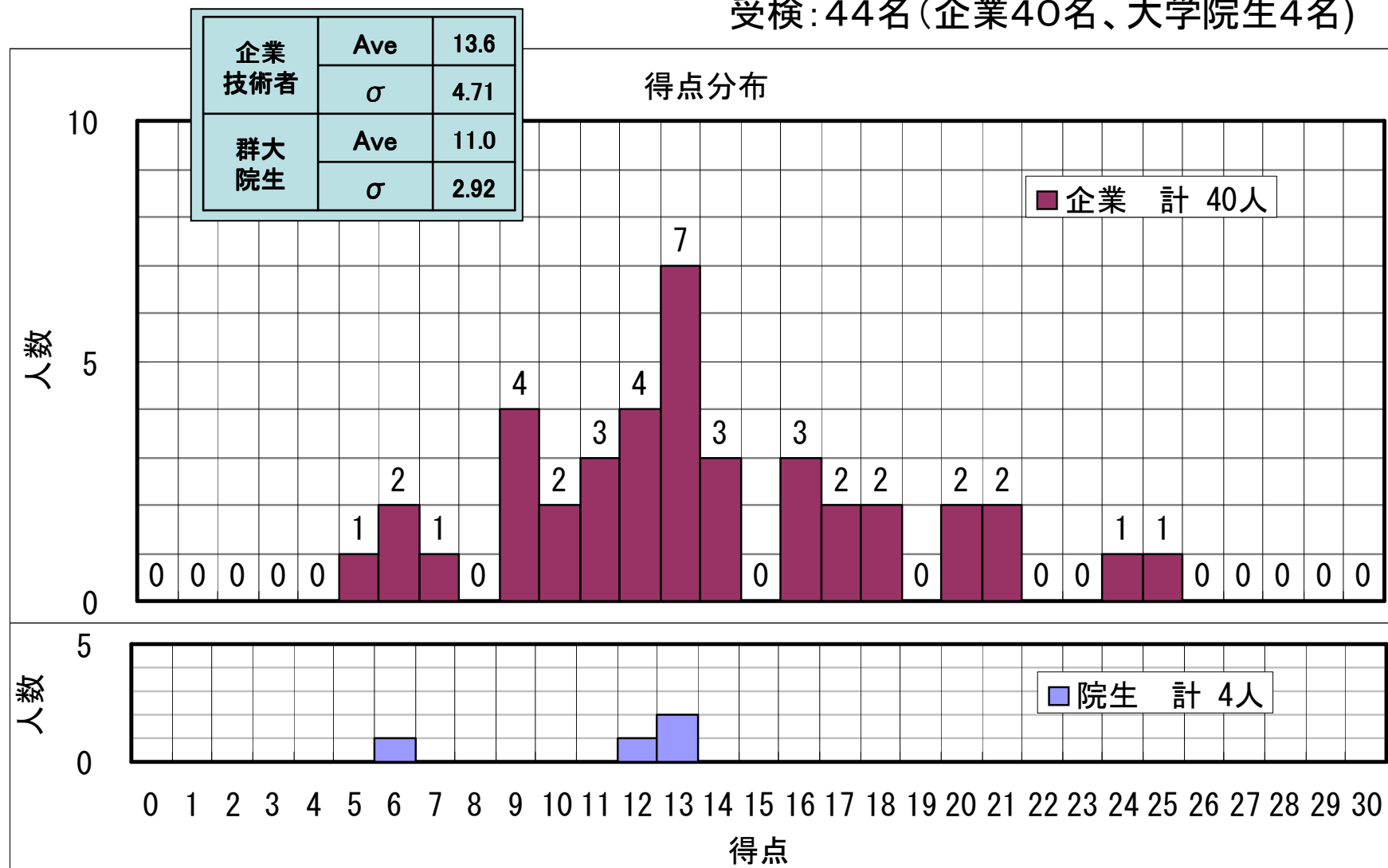
⇒ 全体を1次遅れ系として設計

⇒ ラグリード特性による位相の戻り



アナログ検定2011結果(得点分布)

受検: 44名(企業40名、大学院生4名)



アナログ検定2011結果(出題分野ごとの正答率)

